

Original-Beschreibung/Bauanleitung LLC2

Schaltungsbeschreibung

1. Überblick

Die Schaltung des LLC2 lässt sich in mehrere Komplexe unterteilen. Es gibt den Mikrorechnerteil, die Bildschirmlogik und Interfaceschaltungen für Magnetband, Tastatur und Tonerzeugung. Die ebenfalls vorhandene Parallelschnittstelle (16 bit) kann vom Anwender spezifisch genutzt werden.

Im Stromlaufplan und in der Stückliste werden für die Schaltkreise die zur Zeit modernsten angegeben. Die Schaltung ist damit in einigen Jahren nicht technisch veraltet. Der Anwender kann selbst entscheiden, ob er die angegeben verwendet, oder (oft vorhanden) auf Ausweichtypen zurückgreift. Zu einigen sich daraus ergebene Problem wird an den Stellen mehr erläutert.

2. Mikrorechnerteil

Hierzu gehören zuerst die CPU UA880 (D43) und die erforderlichen Hilfsschaltungen. Die Schaltung des Taktgenerators ist üblich. Die erzeugte 12 MHz Frequenz ist gleichzeitig die Punktfrequenz für den Bildschirmteil. Mit D10 wird auf 3 MHz geteilt. R 5 sorgt für ausreichende Pegelverhältnisse des Systemtaktes. Die RESET – Schaltung erfüllt zwei Funktionen:

- Beim Einschalten lädt sich C 2 auf und bildet beim Erreichen der Schaltwelle des Triggers D 28/5 das Einschalt - RESET.
- Gleichzeitig kann C 2 durch die Taste "RESET" entladen werden.

Das Differenzierglied mit C3 ist erforderlich, da bei den verwendeten dynamischen RAMs ein zu langer Tastendruck Datenverlust infolge des fehlenden Auffrischens bewirken könnte. Ebenso schützt die Sperre mit dem /RAS - Signal (D 34/1) vor undefiniertem Abbruch eines Speicherzugriffes. Die Volldekodierung der IO - Logik erlaubt den Anschluss von 64 IO - Schaltkreisen. Drei werden im LLC2 genutzt, eine vierte Adresse dient dem Rücksetzen des Urlader-Flipflops D 49/6.

Ausgang D 56	Adresse	Art	Verwendung
Q7	FC bis FF		
Q6	FB bis FB	CTC	Betriebssystem
Q5	F4 bis F7)	beliebige, externe
Q4	F0 bis F5)	Verwendung
Q5	EC bis EF)	
Q2	E8 bis EB	PIO	Tastatur, Betriebssystem.
Q1	E4 bis E7	PIO	Parallelschnittstelle
Q0	E0 bis E3		Reset Flipflop

Die Adressen unterhalb E0H können extern dekodiert werden.

Der LLC2 soll mit 64k dyn. RAM arbeiten. Dafür sind auch die Leiterplatten ausgelegt. Als Übergangslösung können die erhältlichen 16k - DRAMs U256 verwendet werden. Der Urlader - EPROM D35 enthält die wichtigsten Routinen für die Bildschirm-, Tastatur- und Magnetbandsteuerung sowie die Bootstrap-, Software und die Steuerworte für die Initialisierung der Peripherieschaltkreise. Beim Einschalten des Gerätes sind stets nur der EPROM und die oberen 16k des RAMs selektierbar. Beim Urladen (Bootstrap) werden die Routinen in diesem RAM-Bereich transportiert, die Initialisierung durchgeführt und anschließend in den RAM gesprungen. Dort erfolgt die Abschaltung des EPROMs und gleichzeitige Zuschaltung des gesamten 64k- RAM (s. auch Abschnitt "Softwarekonzept").

Original-Beschreibung/Bauanleitung LLC2

Die Multiplexer D 29 bis D 32 sorgen für das erforderliche Zeitverhalten der Adresse (D 28/12) und für die Auswahl, ob die CPU oder die Bildschirmlogik Speicherzugriff hat (D 28/6). Die gewählte Schaltung erfordert keinen separaten Bildwiederholpeicher. Sie speichert die gelesenen Daten im D 16 (bei CPU-Zugriff) bzw. in D 16 (Bildschirmzugriff) ab. Alle Signale des Adressen-, Daten- und Signalbusses werden im LLC2 ungetrieben benutzt und haben noch ausreichend Reserven. Für eine externe Erweiterung werden die Treiber D 41, D 42, D 45 und D 46 erforderlich. Alle Treiber sind bidirektional und gestatten somit DMA - Betrieb des LLC2.

Die Richtungssteuerung ist bereits vollständig realisiert. Als Systemsteckverbinder wird eine K 1520 - Bus - kompatible Steckerleiste eingesetzt. Damit sind zum einen vorhandene Prüftechniken nutzbar (z. B. überbetriebliche Arbeitsgemeinschaften). Außerdem können die im Handel angebotenen K 1520 Baugruppen genutzt werden.

Eine Umgehungslogik vermeidet die Probleme des Einschwingens der Prioritätenkette im Interrupt - Anerkennungszyklus. Die Notwendigkeit des 12 MHz - Punktaktes wird anschließend behandelt. Zur Konsequenz für den Mikrorechneranteil (5 MHz-Systemtakt) noch einige Bemerkungen.

Die 4 MHz - Typen sind derzeit noch nicht vollständig im Angebot des Fachhandels. Deshalb wurden im Mustergerät Fassungen verwendet. Man muss auf die Gleichartigkeit zwischen metrischen und Zollfassungen mit den Schaltkreisen achten. Es konnte nachgewiesen werden, dass alle getypten UB-Schaltkreise (2,5 MHz) bei 5 MHz funktionieren. Die Angaben im Datenblatt gelten für Umgebungstemperaturen bis 70° C die im LLC2 nicht herrschen. Der Urlader EPROM.(Zugriffszeit 50 ns) wird vom /OE-Anschluss selektiert, so dass ab Gültigkeit der Adressenbusses gerechnet werden kann. Damit erfordert auch der kritische /M1-Zyklus keinen /WAIT- Einschub.

5. Bildschirmlogik

Hierzu gehören im Wesentlichen die Teilerkette D 13, D 14, D 12, D 11, der Zeichenspeicher D 16, der Zeichengenerator D 17 und die Schieberegister D 7 und D 8. Es wird ein Schirmformat von 32 Zeilen zu je 64 Zeichen realisiert, wobei jedes Zeichen aus 8 x 8 Punkten besteht.

Die Austastlücken für die Zeilen werden vom D 5/8, die für den Bildimpuls vom D 5/6 geliefert und über D 6/5 mit dem nächsten Zeichenübernahmeimpuls D 2/12 über V 1 an den Videoausgang gelegt.

Die Synchronimpulse werden vom Differenzierglied C 5 (Bildimpuls) und vom D 4/11 (Zeichenimpuls) gebildet und ziehen D 27/8 auf Low - Pegel. Der Zeichengenerator kann mit einer 28-poligen Fassung bestückt werden (für U 2764), dessen Seitenumschaltung von PIO - Ausgängen übernommen wird. Für alle ASCII - Zeichen und die Grundgrafik reicht der U 2716 (Br. 2 wie gezeichnet bestückt). Die Übernahme in das Punktschieberegister erfolgt mit dem Takt, bei dem D 40/8 auf "H" liegt.

Die Videoinformation steht an D 8/10 zur Verfügung. D 9/6 legt als Attributspeicher fest, ob das Zeichen normal oder invers dargestellt werden soll.

Weitere Attributbits (Kennzeichen: Bit 7 gesetzt) werden im Grafikzusatz für die Wahl der Vorder- und Hintergrundfarbe genutzt. Br. 1 legt die Grunddarstellung fest (bestückt: weiß auf schwarz). Die Widerstände des Videoausganges sind so dimensioniert, dass mit den Flussspannungen von V1 und V2 ein normgerechtes Videosignal mit ca. 1 V Amplitude zur Verfügung steht. Der HF-Modulator wird zweckmäßigerweise am Winkel für Dioden- und Koaxbuchsen untergebracht bzw. befestigt.

Original-Beschreibung/Bauanleitung LLC2

Er muss in einem abgeschirmten Gehäuse untergebracht sein. Sein Ausgang liefert ein Signal auf Kanälen im Band I und III, welches direkt der Antennenbuchse zugeführt werden kann. Die Schaltung wurde mit wenigen Änderungen vom AC1 übernommen.

Eine Qualitätsverbesserung des Schirmbildes lässt sich natürlich mit direkter Einspeisung des Videosignals erreichen.

Die Erfordernisse der 12 MHz-Punktfrequenz ergibt sich aus der Breite des sichtbaren Bildes. Anstelle der 52 μ s (64 μ s minus 18 %) werden nur 42 bis 45 μ s dargestellt. Bei 64 Zeichen zu 8 Punkten werden also 88 ns pro Punkt benötigt. Bei manchen Fernsehgeräten kann eine Nachstellung der Bildhöhe und -linearität erforderlich sein, um die obere und untere Schirmzeile komplett lesen zu können.

4. Interfaceschaltung

4.1. Magnetband

Das Aufzeichnungssignal gelangt über R 33 und über C 37 zum Magnetbandgerät. Bei der Wiedergabe lädt sich C 39 auf einen Pegel auf, der als Referenzspannung verwendet wird ($U_b/2$). Der Eingang 3 des OPV sorgt mit positiven oder negativen Pegeln für ein Schalten des Ausganges. Die Richtungstaktschrift gelangt direkt an den OPV B761. Er formt ein TTL-gerechtes Signal, das wir softwaremäßig auswerten.

4.2. Tastatur

Ein astabiler Multivibrator (D 58) schaltet den Dualzähler D 54 weiter. Die Dekoder D 55, D 56 bilden aus dem Zählerstand die 16 Spaltensignale der Tastaturmatrix. Bei einer gedrückten Taste gelangt ein H/L - Sprung an das Integrierglied R 40, C 42, sobald die zur Taste gehörende Spalte aktiv wird. Nach Ablauf der Entprellzeit wird der Multivibrator gestoppt. Die Tastaturabfrageroutine erkennt am gesetzten Bit 7 die Tastaturaktivität.

Über einige Gatterfunktionen liegt an den Bits 4 bis 6 die Zeileninformation. Die Tasten sind so verschaltet, dass Spalten- und Matrixcode direkt den ASCII-Code ergeben. Mit der CTRL - Taste können in üblicher Weise die Steuerzeichen unter 20 Hz erzeugt werden. Mit SHIFT wird zwischen Groß- und Kleinschreibung umgeschaltet, die Grundstellung kann mit Br. 3 gewählt werden. Mit CTRL und SHIFT kann die Umschaltung gespeichert werden (D 51/8). Weitere Spezialtasten sind RESET und BRK (BREAK).

4.3. Tonerzeugung

An den Transistor T 1, vom CTC - Kanal 0 angesteuert, wird ein Lautsprecher angeschlossen. C 6 verschleift die Rechteckspannung bei mittleren Frequenzen. Das Tonsignal wird über die Kontakte 4 und 5 der Diodenbuchse X 4 geschaltet. Dort wird der Lautsprecher über ein Spezialkabel angeschlossen, falls er nicht im LLC2 untergebracht ist.

Aufbauanleitung

1. Benötigte Fertigkeiten und Geräte

Der Universalcomputer ist vor allem bei Verwendung der galvanisch durchkontaktierten Leiterplatten sehr nachbausicher. Vor der eigentlichen Aufbauanleitung sollen trotzdem noch einige Hinweise gegeben werden, die der versierte Bastler natürlich übergehen kann.

- a) Die Leiterplatte besitzt die Kategorie 5. Obwohl sie industriell hergestellt werden, ist eine pflegliche Behandlung erforderlich. Dazu gehört eine Sichtkontrolle auf Kurzschlüsse und Unterbrechungen. Zum Löten genügt ein LötKolben mit 20 Watt.
- b) Führen Sie den Aufbau des LLC2 schrittweise durch (s. weitere Abschnitte). Sonst treten alle Fehler gesammelt auf und sind schwerer lokalisierbar.
- c) Verwenden Sie (trotz mancher Nachteile) Fassungen für die LSI Schaltkreise und Speicher. Achten Sie aber auf Übereinstimmung des metrischen oder Zollabstandes der Kontakte zwischen Fassung und Bauelement.
- d) Vermeiden Sie das Auslöten von Schaltkreisen. Ist der Defekt eines Bauelements sichtbar, schneiden Sie die Pins am Gehäuse ab und löten die Pins einzeln aus. Eine zerstörte Leiterplatte provoziert Folgefehler.
- e) Sie benötigen an Messgeräten mindestens ein TTL-Prüfstift mit Impulsfang und ein Vielfachmesser. Einen Oszilloskop können Sie bestimmt in einer AG "Elektronik" ausleihen. Sehr nützlich sind natürlich K 1520 - Prüfgeräte (z. B. die Bedieneinheit).

2. Vorbereitung der nichtdurchkontaktierten Leiterplatten

Sie haben sehr preisgünstig Leiterplatten mit guter Qualität erworben. Betrachten Sie trotzdem die Leiterplatte als wertvollstes Bauelement des LLC2. Mit der Korrektheit der Vorbehandlung legen Sie den Grundstein für die Nachbausicherheit.

2.1. Bohren

Fast alle Bestückungsbohrungen und alle Durchkontaktierungen werden mit 0,9 mm Durchmesser gebohrt. Einige Lötösen erhalten 1,3 mm Bohrungen, die Befestigung der Tastaturplatte und der Steckverbinder erfordert 2,7 mm. Danach Platte mit feinem Sandpapier abschmiegeln (Grat der Bohrungen).

2.2. Durchkontaktierungen (DK)

Normale DK sind an den runden Lötäugen (Bestückungslötäugen) RECHTECKIG). Nach dem Vorbehandeln der Leiterzüge (Entfernen der Oxydschicht, Lackieren u. ä.) werden zunächst die DK mit kurzen beiderseitig verlöteten Drahtstückchen hergestellt. ACHTUNG !!! Alle DK unter der Tastatur und die Bestückungsbohrungen, die gleichzeitig DK sind (erkennbar an abgehenden Leiterzügen auf der B-Seite) müssen mit dünnem Draht ausgeführt werden. Dabei kommt es bei ersterem auf flaches Verlöten ohne scharfe Ecken und Kanten an. Bei den Bestückungsbohrungen sollte das DK - Drähtchen an beiden Lötäugen nur angeheftet werden, denn des Lötzinn darf die Bohrung nicht verschließen. An vielen Stellen der Platte wäre der Platz vorhanden, den Bauelementanschluss selbst als DK zu verwenden. Das dazu erforderliche Löten auf der B-Seite sollten aber nur versierte Bastler durchführen.

2.3. Verzinnen

Auf jeden Fall müssen die Tastenkämme verzinnt werden (flach!), da die sich sonst bildende Cu-Oxidschicht keine Kontaktgabe mehr gewährleistet. Ratsam ist, die gesamten Leiterzüge zu verzinnen. Damit werden einerseits eventuell vorhandene Haarrisse geschlossen und zum anderen der Querschnitt der Leiterzüge vergrößert (Verringerung des Spannungsabfalls).

3. Bestückung und Erprobung der Grundplatte

3.1 Passive Bauelemente

3.1.1. Wahl der RAM - Variante

Die verwendeten 16k- und 64k- DRAMs sind weitestgehend pinkompatibel. Leiterplattenmäßig sind 64k- RAMs vorgesehen. Für deren Einsatz ist zu beachten:

- Stützkondensator C 29 zwischen Pin 1 und Masse nicht bestücken,
- Verbindung von X2: AC 5 zum Pin 1 sicherheitshalber auftrennen,
- Brücke zwischen 5 P und Pin 8 bestücken.

Bei Einsatz von 16k-DRAMs sind zunächst folgende Maßnahmen durchzuführen (die Trennstellen sind auf der Leiterplatte markiert):

- Brücke Br. 6 zwischen 5 P und Pin 9 bestücken,
- Brücke Br. 5 zwischen 12 P und Pin 8 bestücken,
- Trennen der Verbindung D 32/11 zur 5 P (B-Seite),
- Trennen der Verbindung D 32/13 zur ADR 15 (L-Seite),
- Trennen der Verbindung der Pins 9 mit D 29/7 (B-Seite).

3.1.2. Sonstige passive BE (einschl. Transistor und Dioden)

- Widerstände der kleinsten Bauform verwenden (23.207);
- fast ausschließlich stehende Montage;
- Steckerleisten vor dem Verlöten anschrauben oder nieten;
- vor Anlegen der Betriebsspannung ist zu prüfen, dass kein Kurzschluss gegen Masse oder eine andere Spannung besteht.

3.2. Taktgenerator

- Bestücken: D 9, D 10
- Nachweis der 3 MHz z. B. an der CPU-Fassung Pin 6

3.3. Einschaltlöschung

- Bestücken D 28, D 34

Nachweis eines sehr kurzen "L"-Impulses an der CPU-Fassung Pin 26 nach Anlegen der Betriebsspannung und nach kurzzeitiger Überbrückung von C 2 (entspricht Loslassen der RESET-Taste).

3.4. Teilerkette Bildschirmsteuerung

- Bestücken: D 11 bis D 14, D 1, D 4, D 5

Nachweis der Zeilenimpulse an D 1/1 ("L"-Breite 10,7 μ s, Frequenz 15,625 kHz)

Nachweis der Bildimpulse an D 1/2 ("L"-Breite ca. 200 μ s, Frequenz 48,8 Hz)

3.5. Dunkeltastung und Punktschieberegister

- Bestücken: D 6 bis D 8, D 2, D 38, D 40

Dunkeltastung (Austastlücken) für Zeilenimpulse ("L"-Breite 22 μ s) und Bildimpulse ("L"-Breite 4 ms) am D 6/5 nachweisbar.

Ladeimpuls für Punktschieberegister am D 7/6 und D 8/6 nachweisen (Frequenz 1500 kHz, "H"-Breite 39,5 ns)

5.6. Systemanschluss für K 1520

Zweck: Anschluss von Prüftechnik

Bestücken: D 41, D 42, D 45, D 46 D 48, D 49

Die genannten Schaltkreise sind bis auf D 49 nicht erforderlich, wenn der X 1 nicht genutzt wird. Die Richtungssteuerung der vier Treiber bewirkt eine Durchschaltung der Signale von A nach B (solange /BUSAK = "H" bzw. offen). Alle B-Ausgänge führen "H" Signal. Ein Anlegen von "L" an der A-Seite der Treiber bringt jeweils ein Durchschalten nach B.

3.7. Mikroprozessor

Bestücken: D 43, Pin 24 auf Masse legen (/WAIT)

Alle Adressen von A0 bis A15 messen "L"-Signal führen, ebenso die Signale /M1, /MREQ und /RD. Ist das nicht der Fall, kam wahrscheinlich der /RESET-Impuls nicht an oder der Takt ist nicht vorhanden.

Nach Freigabe der /WAIT laufen die Adressen durch (A0 mit 375 kHz), wenn man den Datenbus auf Masse legt (z. B. in der EPROM-Fassung). Dadurch wird ständig der Befehl 00H(NOP) abgearbeitet.

3.8. RAM-Ansteuerung

Bestücken: D 35, D 26, D 27, D 29 bis D 32, D 37, D 39, D 50

Bei Einsatz von 16k-DRAMs sind folgende Verbindungen herzustellen:

- D 52/13 mit D 29/4

- D 32/11 mit D 29/6

Nachweis:

1. /RAS - Signal Frequenz 3 MHz (d. h. bei jedem Systemtakt erfolgt ein RAM-Zugriff)
2. /MPX - Signal Die Multiplexer D 29 bis D 32 schalten mit dem Signal D 28/12 den höheren Teil der Adresse an den RAM. Die Laufzeit von D 28/12 und des Multiplexers beträgt typisch 35 ns und bringt so die Row -, Adress-Haltezeit, die laut Datenblatt für die RAMs erforderlich ist. Die Bereitstellung des niederen Adressenteiles muss am RAM mit der fallenden /RAS - Flanke erfolgen. Da diese relativ zeitig kommen (Verzögerung: D 9/2 und D 27/5), die Adressen aber erst nach den Laufzeiten D 28/8 und Multiplexer anliegen, ist C 7 erforderlich.

3.9. EPROM-Ansteuerung

Einsetzen eines D 35 in die Fassung (z. B. Urladers), /WAIT auf Masse legen.

Der EPROM muss nach Zuschalten der Betriebsspannung aktiviert sein. Dafür sorgt D 37/12, welches den /OE—Eingang auf "L" zieht. Das Gatter ist eine Verknüpfung aus gesetztem Urlade-Flipflop (D 37/2), aktivem Speicherzugriff (D 37/1) und selektiertem Speicherbereich (D 37/15). Letztere Bedingung ist für alle Adressen unterhalb 0C000H erfüllt. Auf dem Datenbus muss nun der Inhalt der Speicherzelle 0000H nachweisbar sein.

Günstig ist die Möglichkeit, jetzt des Urladeprogramm einige Befehle im Schrittbetrieb abarbeiten zu können. Bei einem Schrittzzyklus ist damit auch der Nachweis des /WR - Signals an D 37/8 möglich (Frequenz 1,5 MHz, da jeder zweite Speicherzugriff vom Bildschirm erfolgt). Dies ist übrigens auch der Grund, warum beim LLC2 trotz Verwendung dynamischer RAMs eine hardwaremäßiger Schrittbetrieb (/WAIT- Steuerung) möglich ist. Das Auffrischen geschieht bei den Bildschirmzugriffen vollautomatisch.

zu 3.8.

Er muss bei Einsatz anderer Logikfamilien evtl. variiert werden.

1. /RAS - Signal Die fallende /CAS - Flanke muss im Bereich von 25 ns bis 65 ns nach der fallenden /RAS - Flanke liegen, ohne die Zugriffszeiten zu vergrößern. Eine Einstellung ist mit R 4 möglich.

Original-Beschreibung/Bauanleitung LLC2

2. STB-Impulse Das Zwischenspeichern der Daten im Lesezyklus für Rechner und Bildschirm erfolgt in D 15 bzw. D 16. Der Strobe ("H"-aktiv) dazu wird von D 26/6 gebildet, wenn /RAS inaktiv, /CAS aber noch aktiv ist. Da der RAM-Zugriff für Rechner und Bildschirm abwechselnd erfolgt (gesteuert vom halben Systemtakt) sind der Rechnerstrobe am D 26/8 und der Bildschirmstrobe am D 26/11 mit einer Frequenz von je 1,5 MHz nachweisbar.
3. /WR - Signal Das /WR - Signal der CPU wird bei einem Schreibzyklus erst aktiv, nachdem der Speicher selektiert wurde. Spätestens 20 ns nach der /CAS - Flanke muss dem RAM jedoch bekannt sein, dass ein Schreibzyklus folgt. Bei Verwendung des CPU - Write - Signales wäre das im LLC2 gewählte Speicherverfahren nicht anwendbar. Um den "Early - Write"-Ablauf zu erreichen, ist also eine frühzeitige Bereitschaftsstellung des RAM - Write erforderlich. Demzufolge ist der D 37/8 eine Verknüpfung aus inaktiven /RD (D 37/10), selektiertem Speicherbereich(D 37/11) und Rechner- (kein Bildschirmzugriff (D 37/9)). Das /WR des RAM ist nur mit entsprechender Software nachweisbar. Zum jetzigen Zeitpunkt muss es "H" sein. Die Masseleitungen müssen nun entfernt werden.

3.10. Bestücken der RAM

Vor dem Einsetzen in die Fassung bzw. vor dem Einlöten sollten unbedingt noch einige Spannungskontrollen der Pins erfolgen. Beim 64k-Typ dürfen weder 12 P noch 5 N zu messen sein.

Bestücken: D 18 bis D 25, D 15, D 16

Im Idealfall läuft der am Beginn des Umladers programmierte RAM-Test der oberen 16k durch (Dauer ca. 3 min). Sollte der Test in der Fehlerschleife enden, kontrollieren Sie folgende Punkte:

1. Schreiben

- a. ein Schreibimpuls pro Zyklus
Early - Write - Zugriff ($t_{WP} = 500 \text{ ns}$)
- b. zwei Schreibimpulse pro Zyklus
erster Impuls: Read-Write - Zugriff ($t_{WP} = 200 \text{ ns}$, $t_{RWD} = 100 \text{ ns}$)
zweiter Impuls: Early-Write-Zugriff ($t_{WP} = 80 \text{ ns}$, $t_{RWL} = 150 \text{ ns}$)

2. Lesen

- a. ein Leseimpuls pro Zyklus
Read-Zugriff ($t_{WP} = 0$) -
- b. zwei Leseimpulse pro Zyklus
erster Impuls: Read-Zugriff ($t_{WP} = 0$)
zweiter Impuls: Read-Write- Zugriff ($t_{WP} = 40 \text{ ns}$, $t_{RWL} = 80 \text{ ns}$)

Die Zeiten sind Richtwerte und variieren je nach den eingesetzten RAM-Typen und ansteuernden Logikfamilien um ca. 20 %. Early - Write - Zyklen sind daran erkennbar, dass der Datenausgang D0 der RAMs hochohmig bleibt (mit Zieh Widerstand ca. 2,7 k Ω gegen Masse u. gegen 5 P tastbar). In Zyklen mit Lesebestandteil ist nach der Zugriffszeit (etwa 100 ns nach /CAS) der Inhalt der Speicherzelle am Ausgang vorhanden. Der Schreibteil im Fall 2b hat keine negativen Auswirkungen, da D 15 ausgewählt ist (/OE = "low") und damit die gelesenen Daten wieder zurückgeschrieben werden.

- /CAS gegenüber /RAS um 25 ns bis 65 ns verzögert (positive Flanken belanglos)
- Bei /RAS müssen die Adressen für die Reihen anliegen, t_{RAH} muss mindestens 25 ns betragen.
- Bei /CAS müssen die Adressen für die Spalten anliegen, 10 ns danach ist noch zulässig.
- C 7: Bei zu kleinem Wert kommt /RAS vor den Adressen. Bei zu großem Wert ist t_{RAH} zu klein.

ACHTUNG !!! Bei den dynamischen Messungen des Punktes 3.10. hat die Eigenkapazität des Oszillografen Einfluss auf die Messgrößen. Möglichst Tastkopf mit 10 : 1 - Teiler verwenden.

3.11. IO-Schaltkreise: CTC

Bestücken: D 36, D 33

Mit erfolgreichem RAM-Test läuft das Umladeprogramm weiter und initialisiert die peripheren Schaltkreise. An den CTC - Ausgängen der Kanäle 0 (300 Hz) und 1 (500 Hz) sind Impulsfolgen nachweisbar. Bekanntlich haben die "H" Pegel nur die Breite eines Systemtaktes und können leicht übersehen werden. Am D 14/6 ist die Rechteckimpulsfolge mit 150 Hz zu erkennen, da der PIO D 44 nicht bestückt ist. Ein eventuell angeschlossener Lautsprecher ist nicht zu überhören. Auf der Interruptleitung ist aller 500 ms ein "Low"-Impuls vorhanden. Er stammt vom CTC - Kanal 3 und ruft das Unterprogramm zum Blinken des Cursors auf. Das Programm endet zwar in der Tastaturabfrageschleife, diese liefert aber stets die Information "Taste gedrückt" (Bit 7 wird als aktiv bewertet).

3.12. IO-Schaltkreise: PIO

Bestücken: D 44, D 47

Die wesentlichste Änderung ergibt sich durch die Initialisierung des D 44. Damit schaltet das Bit B6 den Lautsprecher ab (D 14/4). Der kurze Ton zwischen Initialisierung des CTC und PIO ist ein Zeichen für erfolgreichen RAM - Test. Die weiteren Bits des Kanals B bedeuten:

- B0 Ausgang zum Magnetband ("Low" - Pegel)
- B1 Eingang vom Magnetband ("H"-Pegel, da U 1 noch nicht bestückt ist)
- B2,B5 Seitenumschaltung Zeichengenerator (beide "L")
- B4 Anzeige "Doppelfunktion ein" ("L")
- B5 Eingang für Taste "BRK" ("H"); interruptfähig
- B6 Abschalten Ton ("L")
- B7 frei (als Ausgang programmiert)

Der Kanal A ist auf Eingabe programmiert und erwartet den Tastencode auf den Bits A6 bis A0 sowie auf A7 die Information, ob eine Taste betätigt wurde ("H" aktiv). Der PIO D 47 dient als Parallelschnittstelle. Er wird nach Kundenangaben programmiert, er ist auch problemlos zu einem späteren Zeitpunkt nachprogrammierbar. Die Belegung des Steckverbinders K6 ist aus der Tabelle 1 ersichtlich.

Kontakt	A	B	C
1	5P	5P	5P
2	/BSTB	A0	BO
3	BRDY	A1	B1
4	/ASTB	A2	B2
5	ARDY	A3	B3
6		A4	B4
7		A5	B5
8		A6	B6
9		A7	B7
10	0V	0V	0V

Tabelle 1, Belegung der Parallelschnittstelle K6

3.13. Bildschirmanschluss

Bestücken: D 17

Das Fernsehgerät ist bei Nutzung des Modulators direkt über die Antennenbuchse anschließbar. Der Modulator wird auf dem Teil 7 montiert und mit einer Abschirmkappe umgeben. Dadurch verringert man einerseits die Störabstrahlung, andererseits die Einfluss der Computerfrequenz, die infolge der Flankensteilheit einen hohen Oberwellengehalt hat. Jetzt sucht man am FS-Gerät Kanäle, auf denen der Sender zu empfangen ist. Bei der angegebenen Dimensionierung wird man einen im Band I und zwei im Band III empfangen.

Original-Beschreibung/Bauanleitung LLC2

Je nach Lage der örtlichen Sender gibt es Modulationseffekte. Durch Korrektur von C1 und L1 (Zusammendrücken oder Auseinanderziehen der Windungen) kann die Lage der Kanäle gegebenenfalls korrigiert werden. Auf Band III hatte das Mustergerät das sauberste Bild. Bei direkter Einspeisung des Videosignals VA in den Videoeingang des Fernsehgerätes ist natürlich mit einem wesentlich schärferen Bild zu rechnen. VA ist normgerecht (ca. 1 V Amplitude).

Beim RAM-Test ist durch den periodischen Wechsel des Inhaltes der Speicherzellen des Bildwiederholerspeichers ein heilloses Durcheinander des gesamten Symbolvorrates zu sehen. Danach wird der Bildschirm softwaremäßig gelöscht und es erscheint die Aufforderung, das Betriebssystem zu laden. Mit dem Bestücken des OPV U1 ist die Erprobung der Grundplatte beendet. Die Stromaufnahme der Grundplatte beträgt ca.:

- bei 5P 1,5 A
- bei 12P 250 mA
- bei 5N 0,2 mA

4. Bestückung und Erprobung

4.1. Konstruktive Hinweise

Zur Gewährleistung der sicheren mechanischen Befestigung der Schaltmatten durch das Teil 2 sollte dieses an allen neun Bohrungen mit der Leiterplatte verbunden werden. Damit steht für die Lötunkte nur eine Höhe zur Verfügung, die der Dicke des Teiles 4 und der Schaltmatte entspricht ca. 1,5 mm. Dies reicht aus, wenn die Bauelementeanschlüsse kurz über der Leiterplattenoberfläche abgeschnitten und flach verlötet werden. Teil 4 schneidet man zweckmäßigerweise in ähnliche Streifen wie die Schaltmatte (an allen Kanten 1 mm größer). Beim Anschrauben des Teiles 2 werden die Isolierfolie Teil 4 und die Schaltmatte Teil 5 auf die Leiterseite der Platine gepresst. Bei sorgfältiger Arbeit (Übereinstimmung der Bohrungsmittelpunkte Teil 1 und 2) kann Teil 1 beschriftet werden und aufgeklebt werden, so dass keine Schrauben zu sehen sind.

4.2. Passive Bauelemente

Es werden der Steckverbinder X7, Widerstände, Kondensatoren und die beiden LED's bestückt, die je nach Dicke der Abdruckteile evtl. etwas hochgesetzt werden müssen. ACHTUNG !!! Die LED's werden auf der Leiterseite bestückt!

4.3. Taktgeber

Bestücken: D 55, D 54, D 58

Nach anstecken des Bandkabels der Grundplatte an X7, an D 58/3 Rechteckimpulse nachweisen (Frequenz ca. 200 Hz). An den Ausgängen von D 54 sind die entsprechenden geteilten Frequenzen zu messen.

4.4. Zeilendekoder

Bestücken: D 55, D 56

Jeder Ausgang ist für 1/16 der Taktzeit "Low" - aktiv und schaltet damit eine Zeile der Tastaturmatrix ein.

4.5 Kompletterprobung

Bestücken: D51, D52, D57

Während softwaremäßig der RAM-Test läuft, kann das Flipflop zur Umschaltung des Zeichensatzes (Groß/Kleinschreibung) erprobt werden. Mit ‚SHIFT‘ leuchtet V3, verlischt aber wieder beim Loslassen der Taste.

Original-Beschreibung/Bauanleitung LLC2

Bei gleichzeitigem Drücken von ‚CTRL‘ + ‚SHIFT‘ bleibt die Umschaltung gespeichert (‚CTRL‘ etwas länger drücken) und wird bei erneuten ‚SHIFT‘ zurückgeschaltet.

Jede Taste des Zeichensatzes bringt einen ‚LH‘- Sprung an D52/12. Die Tastenbetätigungen sind noch tonlos, da die peripheren Schaltkreise nicht initialisiert sind, auch ‚BRK‘ bewirkt aus gleichem Grund noch nichts. ‚RESET‘ zu drücken sollte man bei laufenden RAM-Test vermeiden, da dieser sonst mit hoher Wahrscheinlichkeit neu gestartet wird. Ist der Test beendet (man hört es und sieht es am Schirm), kann auch ‚RESET‘ betätigt werden. Ebenso schreiben die restlichen Tasten ihr Zeichen auf den Schirm bzw. führen die zugehörige Funktion aus. Die Stromaufnahme der 5P hat sich um 150mA erhöht.

Der LLC2 ist komplett erprobt. Sie können nach Bedienungsanleitung weiter experimentieren, wozu wir ihnen viel Freude und Erfolg wünschen.

Abschrift erstellt und bearbeitet von Siegfried Schenk & Rolf Weidlich

Stand: 10.03.2013

Einige Details wie Stücklisten, Änderungsstände und Vertriebsinformationen wurden weggelassen.

Bitte beachten, dass die Neuauflage des LLC2 nicht mehr in allen Details dieser Originalanleitung entspricht!

Eine Kurzbeschreibung der Funktionen der Neuauflage ist demnächst verfügbar.